



上海安路信息科技股份有限公司

可编程逻辑器件供应商

选型手册



ANLOGIC | 688107.SH

目录

品牌介绍	02
品牌历程	03
产品概述	04
SALEAGLE®系列选型指南	05
SALELF®系列选型指南	06
SALSWIFT®系列选型指南	08
IP与参考设计	09
开发套件	11
下载器	12
TangDynasty®(TD)软件技术	13

品牌介绍

上海安路信息科技股份有限公司成立于2011年，总部位于浦东新区张江科学城。安路科技专注于FPGA芯片设计领域，通过多年的技术积累，公司在FPGA芯片设计技术、SoC系统集成技术、FPGA专用EDA软件技术、FPGA芯片测试技术和FPGA应用解决方案等领域均有技术突破。

专家团队

公司创始人及核心团队由来自海外高级技术管理人才及资深集成电路和软件行业人员组成。公司拥有一支技术精湛、追逐创新的研发团队，研发人员毕业于国内外著名高校，截至2020年底，公司研发及技术人员中53.03%以上拥有硕士及以上学历。

业务范围

自成立以来，公司密切跟踪行业发展趋势及下游需求变化，建立了完善的产品体系。根据产品的性能特点与目标市场的应用需求，公司的FPGA芯片产品目前形成了以 **SALPHOENIX**[®] 高性能产品系列、**SALEAGLE**[®] 高性价比产品系列和 **SALELF**[®] 低功耗产品系列组成的产品矩阵。公司产品广泛应用于工业控制、网络通信、消费电子、数据中心等领域。

公司根植本土，面向世界，矢志改变行业格局，

以成为中国国产FPGA芯片的产业创新者和国际市场FPGA芯片的重要竞争者为愿景。

品牌历程

安路科技

2011

- 安路科技创立。

2012

- 核心技术团队加入, 开启产品的自主研发。



2013

- 软硬件合并测试成功, 获得集成电路设计企业认定证书。



2014

- 第一代安路芯片诞生, 配套软件发布。

2015

- 获得深圳思齐投资;
- 获得杭州士兰微集团和深圳创维集团联合投资;
- SALEAGLE®系列FPGA芯片量产, 成功进入工业控制市场。



2016

- SALELF®系列FPGA芯片量产。



2017

- 获得CEC华大半导体和上海科创投资;
- 发布SALELF®2系列, 第一颗高性能、低功耗SOC FPGA。

2018

- 产品进入主流通讯设备市场, 完成重大市场地位转变。

2019

- SALELF®3系列FPGA芯片量产;
- 获得集成电路大基金投资;
- 第1000万颗FPGA芯片下生产线, 中高端PH100K器件研发完成。

2020

- 上海市科技进步奖;
- 上海市专利工作试点示范单位;
- SALPHOENIX®系列FPGA芯片量产。

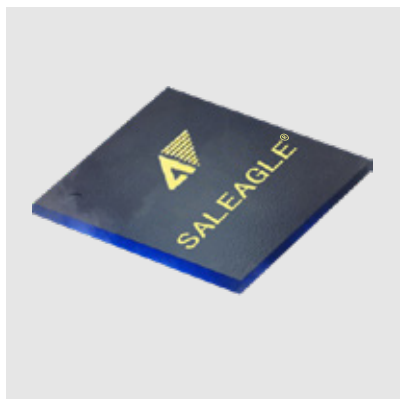


2021

- 科创板成功上市。

产品概述

高性能低功耗SALEAGLE®系列



- 55nm低功耗工艺, 静态功耗低至5mA
- 等效23.4K LUTs 逻辑资源
- 最大用户IO数量为196
- 最大支持800M~1 Gbps高速LVDS接口
- 器件最大 324 pin 封装
- 部分器件内置64M bit SDR SDRAM 或者 128M bit DDR SDRAM

市场应用:工业控制、通信接入、显示驱动

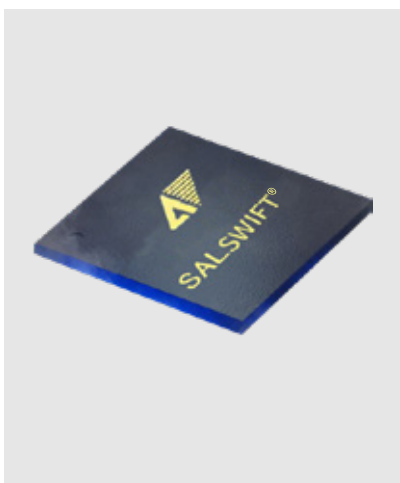
高性能低功耗SALELF®系列



- 55nm低功耗工艺, 单电源、低功耗器件
- 1520~9,280 LUTs 逻辑资源
- 最大400pin 封装 17x17 mm, 最小42pin 4.2 x 4.2 mm
- 内置Flash, 上电瞬时启动
- 部分器件内置硬核Cortext M3核 (Fmax 125 Mhz)

市场应用:通讯设备、LED显示驱动、工业显示屏、智能手机、IoT物联网设备

高性能超低功耗SALSWIFT®系列



- 硬核MIPI DSI DPHY 2x4 lanes, 每路高达2.2Gbps
- 内置DSC Decode 硬解码
- 内置 RISC_V硬核处理器 (Fmax 125 Mhz)
- 内置PSARM控制器硬核
- 内置64~128Mb PSRAM
- BGA81 封装器件(4.5 x 4.5 mm, 0.4 pitch), 支持商业级
- BGA121封装器件(9x9 mm, 0.8pitch), 支持工业级Tj -40~100 摄氏度
- 内置Flash, 上电瞬时启动

市场应用:视频监控、嵌入式工业、消费电子

SALEAGLE® 系列选型指南

SALEAGLE® 4	器件工艺	55nm低功耗工艺、静态功耗低至5mA
	CPLD可配置逻辑	优化的LUT4/LUT5组合设计
		双端口分布式存储器式RAM
		专用的FIFO控制逻辑
	时钟资源	16个全局时钟、PLL、IOCLK
	IO资源	支持多种不同的单端和差分标准
		输入输出DDR寄存器
		IO支持热插拔
	嵌入式乘法器	M18x18, 优化级联结构
存储与安全	内嵌Flash、DNA、SDR SDRAM 64Mb SIP/ DDR SDRAM 128Mb	
加载	JTAG、MSPI、SS、SP	

			SALEAGLE® 4系列			
Device		EG4A20	EG4X20	EG4S20	EG4D20	
Logic Resources	LUTs	19600	19600	19600	19600	
	DFFs	19600	19600	19600	19600	
分布式RAM(Kb)		156.8	156.8	156.8	156.8	
ERAM	9Kb	64	64	64	64	
	32Kb	16	16	16	16	
	Total Eram(Kb)	1088	1088	1088	1088	
DSP		29	29	29	29	
PLL		4	4	4	4	
ADC		1	1	1	1	
内嵌SDR SDRAM (Mb)		-	-	64	-	
内嵌DDR SDRAM (Mb)		-	-	-	128	
Max User Single End IO Num.		196	193	193	135	
Package	Ball Pitch (mm)	Body Area (mm ²)	Total User IO/True LVDS IO			
QFN 88	0.5	10x10	71/14	-	71/14	-
LQFP 176	0.5	20x20	-	-	-	135/47
BGA 256	1.0	17x17	196/90	193/89	193/86	-
BGA 324	0.8	15x15	-	-	215/104	-

SALELF® 系列选型指南

SALELF®2/3	器件工艺	55nm低功耗工艺
	CPLD可配置逻辑	优化的LUT4/LUT5组合设计
		双端口分布式存储器RAM
		专用的FIFO控制逻辑
	时钟资源	16个全局时钟、PLL、IOCLK
	IO资源	支持多种不同的单端和差分标准
		LVDS差分速度达1Gbps以上
		输入输出DDR寄存器
		MIPI
	IO支持热插拔	
硬核资源	2LaneAST	
存储与安全	内嵌Flash、DNA	
加载	JTAG、MSPI、SS、SP	

			SALELF® 2系列				
Device		EF2L15	EF2L25	EF2L45	EF2M45	EF2S45	
Logic Resources	LUTs	1520	2520	4480	4480	4480	
	DFFs	1520	2520	4480	4480	4480	
分布式RAM(Kb)		12	20	35	35	35	
ERAM	9Kb	6	9	12	12	12	
	32Kb	3	4	6	6	6	
	128Kb	1	1	1	1	1	
	256Kb	1	1	1	1	1	
	Total Eram(Kb)	534	593	684	684	684	
DSP		8	12	15	15	15	
PLL		1	1	1	1	1	
内嵌FLASH(Mb)		4	4	4	4	4	
内嵌PSRAM(Mb)		-	-	-	-	64	
CortexM3		-	-	-	1	-	
Max User Single End IO Num.		207	207	207	114	57	
Package	Ball Pitch (mm)	Body Area (mm ²)	Total User IO/ True LVDS IO				
LGA 42	0.35	4.2x4.2	-	29/11	-	-	
LQFP 48	0.5	10x10	-	-	-	36/15	
BGA 81	0.4	4.2x4.2	-	-	-	56/23	
LQFP 100	0.5	14x14	81/32	-	-	-	
BGA 132	0.5	8x8	105/48				
LQFP 144	0.5	20x20	114/49	-	114/49	114/49	
BGA 256	1	17x17	207/95	207/95	207/95	-	

SALELF® 系列选型指南

			SALELF® 3系列			
Device		EF3L15	EF3L40	EF3L45	EF3L90	
Logic Resources	LUTs	1520	4800	4480	9280	
	DFFs	1520	4800	4480	9280	
分布式RAM(Kb)		12	38	35	74	
ERAM	9Kb	12	15	12	30	
	Total Eram(Kb)	108	135	700	270	
DSP		8	8	15	16	
PLL		1	2	1	2	
内嵌FLASH(Mb)		4	8	4	8	
Max User Single End IO Num.		207	280	207	336	
Package	Ball Pitch (mm)	Body Area (mm ²)	Total User IO/ True LVDS IO			
BGA 256	0.8	14x14	207/95	-	207/95	
BGA 324	0.8	15x15	-	280/140	-	
BGA 332	0.8	17x17	-	280/140	-	
BGA 400	0.8	17x17	-	-	336/168	

SALSWIFT®系列选型指南

SALSWIFT®	器件工艺	55nm低功耗工艺
	CPLD可配置逻辑	优化的LUT4/LUT5组合设计
		双端口分布式存储器式RAM
		专用的FIFO控制逻辑
	时钟资源	16个全局时钟、PLL、IOCLK
	IO资源	支持多种不同的单端和差分标准
		LVDS差分速度达1.2Gbps
		输入输出DDR寄存器
		MIPI
硬核资源	MIPI DPHY 2x4 lanes, DSC硬解码, RISC_V硬核, PSARM控制器硬核	
大容量存储器	64Mb/128Mb	
存储与安全	内嵌Flash、DNA	
加载	JTAG、MSPI、SS、SP	

			SALSWIFT® 系列
	Device		SF1
Logic Resources	LUTs		5824
	DFFs		5824
分布式 RAM(Kb)			45.5
ERAM	9Kb		26
	Total Eram(Kb)		234
DSP			10
PLL			2
Hard IP	DSI		2
	PSRAM		2
	MCU		1
Max User Single End IO Num.			60
Package	Ball Pitch (mm)	Body Area (mm ²)	Total User IO/True LVDS IO
BGA 81	0.4	4.5x4.5	32/11
BGA 121	0.8	9x9	60/22

IP

	IP Core	IPUG	ELF2	ELF3	EG4	SF1
通用接口	SPI v1.0	IPUG108	√	√	√	√
	UART v1.0	IPUG112	√	√	√	√
存储	SD Card v1.0	IPUG107	√	√	√	√
以太网	TEMAC v1.0	IPUG102	√	√	√	√
通用信号处理	Divider v1.1	IPUG100	√	√	√	√
	CRC v1.0	IPUG105	√	√	√	√
	ECC v1.0	IPUG106	√	√	√	√
	CORDIC v1.0	IPUG104	√	√	√	√
	DDS v1.0	IPUG117	√	√	√	√
	CIC v1.0	IPUG121	√	√	√	√
	FIR v1.0	IPUG122	√	√	√	√
	FFT v1.0	IPUG123	√	√	√	√
	Floating Point v1.0	IPUG124	√	√	√	√
	Convolution Encoder v1.0	IPUG125	√	√	√	√
	Viterbi Decoder v1.0	IPUG126	√	√	√	√
	RS Encoder v1.0	IPUG129	√	√	√	√
RS Decoder v1.0	IPUG130	√	√	√	√	
视频接口	LVDS7:1 v1.1	IPUG101	√	√	√	√
	VGA v1.0	IPUG127	√	√	√	√
微控制器	eMCU v1.0	IPUG119	√	√	√	√

参考设计

		Reference Design Name	APUG	ELF2	ELF3	EG4	SF1
接口	通用接口	基于无源晶体的低成本FPGA时钟源	APUG006	√	√	√	√
		I2C转UART	APUG002	√	√	√	√
		I2C—驱多	APUG005	√	√	√	√
	MIPI	DSI TX:RGB to MIPI Video Mode	APUG007	√	√	√	√
		MIPI DSI Video Host Example Design	APUG043	√	√	√	√
		MIPI D-PHY Transmitter(TX)	APUG042	√	√	√	√
	视频接口	基于FPGA LVDS IO实现HDMI接口的音视频接收	APUG034	√	√	√	√
		HDMI TX Display	APUG004	√	√	√	√
	以太网	GMII To RGMII 接口应用方案	APUG014	√	√	√	√
		UDP 通信应用方案	APUG013			√	√
		10/100/1000 TEMAC DEMO	APUG008			√	√
		实现百兆光口PHY通信的参考设计	APUG031	√	√	√	√
器件底层	基于Anlogic的硬核AST实现的环回通信参考设计	APUG009	√				
音视频	实现多分辨率实时视频的90度旋转	APUG018	√	√	√	√	
	I2S音频编解码参考设计	APUG035	√	√	√	√	
存储	基于BRAM接口实现的高性能SDRAM读写	APUG011	√	√	√	√	
	Local Bus总线实现的SDRAM读写	APUG010	√	√	√	√	
	SPI Flash Controler实现的Flash读写	APUG003	√	√	√	√	
密码安全	基于Flash ID/DNA的应用加密方案	APUG001	√	√	√	√	
嵌入式	EF2 MCU串行配置	APUG012	√				

开发套件

SALEAGLE®系列评估板



- 板载USB转JTAG下载模块
- 16个拨动开关
- 16个发光LED灯
- 7个AD接口
- 5个独立按键
- 4位七段数码管
- 1个三色RGB LED灯
- 1个USB转串口
- 一个最高24位VGA接口
- 预留ESP32-S模块拓展
- 兼容arduino、树莓派拓展接口
- 0.5mm EPC-24P 标准DVP Camera接口

订购零件号

EG4S20BG256_MINI_DEV

SALELF®系列评估板



- 1路4位拨码开关
- 4路可编程按键
- 8路LED发光二极管
- 2位七段数码管
- 4路ADC模数转换通道
- 10路高速LVDS接口
- M3内核SWD调试口
- MCU通道SD接口
- 76路IO拓展接口

订购零件号

EF2L45BG256B_MINI_DEV3

SALSWIFT®系列评估板



- 三个用户LED灯
- 3个用户按键
- 128*32分辨率OLED显示屏
- 2路速度高达2.2Gbps MIPI DSI专用显示接口
- 1路通用MIPI接口,可以配置成DSI和CSI
- MCU通道SD接口
- 16路用户IO扩展
- 1路USB转串口

订购零件号

sf102_v1.0

下载器

AL-LINK在线下载器

上海安路提供的AL-LINK在线下载器，一头通过USB2.0数据线计算机，另一头通过2.54mm间距、10pin扁平线连接目标器件进行配置，在上海安路自主研发的TD软件中，有3中配置模式，分别是：

- Download界面加载
- Device Chain级联加载
- ChipWatcher在线调试

在线下载器，通过提供Vref电平，可自适应目标器件的工作电平，在线下载器如下图所示：



订购零件号

AL-LINK-V3.0

AL-LINK-PRO离线下载器

AL-LINK-PRO离线下载器是AL-LINK在线的升级版，除了支持在线下载器的所有功能，还有2个特色功能：

- 支持AL-LINK-V3.0所有功能。
- 支持离线加载，目标文件可存放在离线下载器，配置时可脱离计算机。
- 离线支持EF2系列器件位流加密。

离线下载器，通过提供Vref电平，可自适应目标器件的工作电平，在线下载器如左图所示：



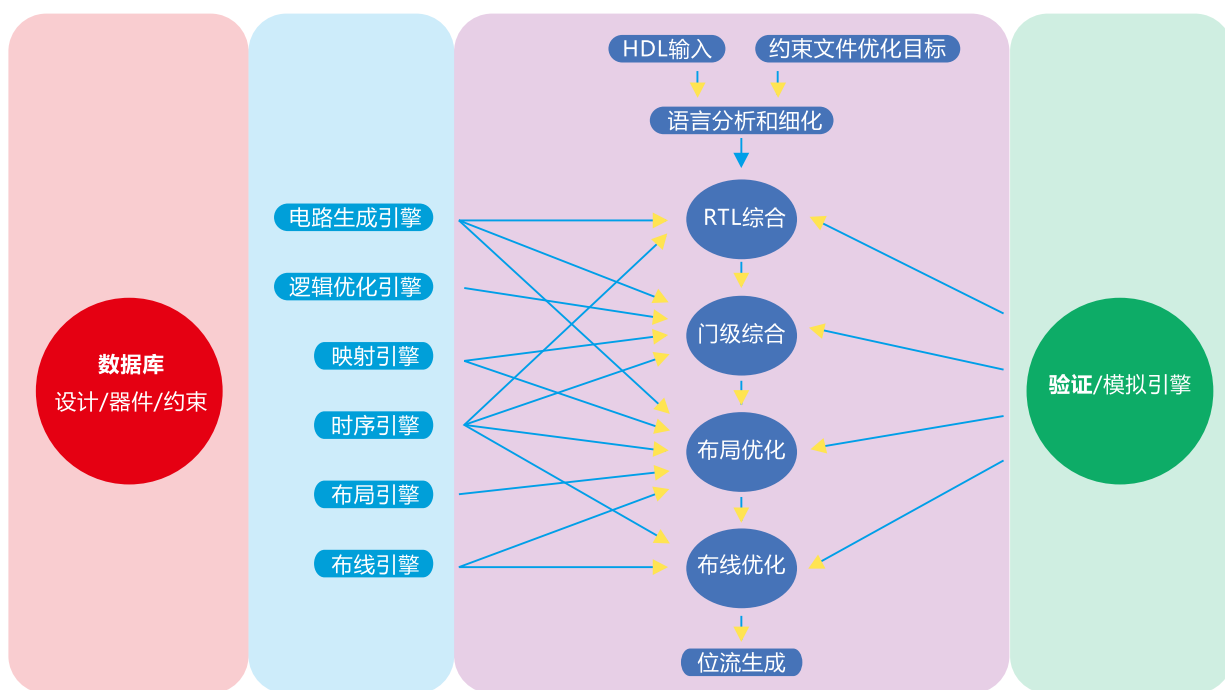
订购零件号

AL-LINK-PRO-V3.0

TangDynasty® (TD) 软件技术

软件综述

TangDynasty® (TD) 软件是安路科技自主开发的FPGA集成开发环境,支持业界标准的设计输入,包含完整的电路优化流程以及丰富的分析与调试工具,并提供良好的第三方设计验证工具接口,为所有基于安路科技FPGA产品的应用设计提供有力支持。一直秉持着内外兼修的理念,内部核心算法引擎坚持自主研发,为安路FPGA结构量身打造;外部交互界面则以简洁可靠,操作便捷为基本设计原则,力争为所有用户提供最好的亲和力。



特点

- 一切从用户角度出发:界面简洁、行为智能、运行高效
- 支持Windows、Linux操作系统
- 支持Verilog、VHDL、SystemVerilog及混合输入
- 支持使用TCL脚本运行Flow,可减少用户界面操作
- 完善的时序分析:时序报告、时钟交互报告、时钟树信息
- IP支持:内置IP、用户自定义IP
- DeviceChain支持JTAG级联,生成SVF、AJE文件,便于MCU模拟JTAG完成加载
- 调试工具:
 - ✓ ChipWatcher:在线逻辑分析模块,设置触发条件、信号抓取
 - ✓ BramEditor:块RAM数据读取,并可对这些数据进行修改
 - ✓ ChipProbe:尽量不改动原有布局布线,引出内部信号到IO来观察



上海（总部）

地址：上海市浦东新区中科路1867号C栋11-12F
电话：021-61633787

成都

地址：成都市高新区天府五街168号MTK大楼
一期9层
电话：13679049302（程先生）

深圳

地址：广东省深圳市福田区竹子林紫竹六道求是大厦
西座1301-1306室
电话：0755-23907781

北京

地址：北京市西城区裕民路18号北环中心A座
1702号
电话：13601100702（张先生）



更多信息，请扫描二维码

或登录网址：www.anlogic.com

销售咨询：

sales@anlogic.com

媒体咨询：

public@anlogic.com

本选型手册中的SALPHOENIX®、SALEAGLE®、SALELF®、SALSWIFT®、TangDynasty®等系列产品名称均已由上海安路信息科技股份有限公司（“安路科技”）完成商标注册，安路科技对该等商标享有有效的注册商标专用权。

本手册仅为宣传和推广安路科技的产品之用，其著作权归安路科技所有。本手册所展示的任何产品信息均不构成安路科技对所涉产品或服务作出任何明示或默示的声明或保证。安路科技将不定期地对本手册进行更新、修订，如需获取最新版本的手册，可联系我们。